

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of

Takashi ICHIMURA

Serial No. NEW : **Attn: APPLICATION BRANCH**

Filed December 23, 2003 : Attorney Docket No. 2003-1815A

FERROELECTRICS DEVICE AND METHOD  
OF MANUFACTURING THE SAME

**CLAIM OF PRIORITY UNDER 35 USC 119**

Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

THE COMMISSIONER IS AUTHORIZED  
TO CHARGE ANY DEFICIENCY IN THE  
FEES FOR THIS PAPER TO DEPOSIT  
ACCOUNT NO. 23-0975

Sir:

Applicant in the above-entitled application hereby claims the date of priority under the International Convention of Japanese Patent Application No. 2003-153744, filed May 30, 2003, as acknowledged in the Declaration of this application.

A certified copy of said Japanese Patent Application is submitted herewith.

Respectfully submitted,

Takashi ICHIMURA

By

Nils E. Pedersen  
Registration No. 33,145  
Attorney for Applicant

NEP/krg  
Washington, D.C. 20006-1021  
Telephone (202) 721-8200  
Facsimile (202) 721-8250  
December 23, 2003

日本国特許庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日      2003年 5月30日  
Date of Application:

出願番号      特願2003-153744  
Application Number:

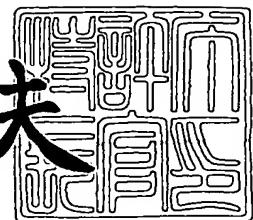
[ST. 10/C] : [JP2003-153744]

出願人      沖電気工業株式会社  
Applicant(s):

2003年 8月12日

特許庁長官  
Commissioner,  
Japan Patent Office

今井康夫



【書類名】 特許願  
【整理番号】 GI000003  
【提出日】 平成15年 5月30日  
【あて先】 特許庁長官 殿  
【国際特許分類】 H01L 27/105  
【発明者】  
【住所又は居所】 東京都港区虎ノ門1丁目7番12号 沖電気工業株式会社内  
【氏名】 一森 高示  
【特許出願人】  
【識別番号】 000000295  
【氏名又は名称】 沖電気工業株式会社  
【代表者】 篠塚 勝正  
【代理人】  
【識別番号】 110000165  
【氏名又は名称】 グローバル・アイピー東京特許業務法人  
【代表者】 宮川 良夫  
【手数料の表示】  
【予納台帳番号】 193162  
【納付金額】 21,000円  
【提出物件の目録】  
【物件名】 明細書 1  
【物件名】 図面 1  
【物件名】 要約書 1  
【フルーフの要否】 要

【書類名】 明細書

【発明の名称】 強誘電体素子の製造方法、強誘電体素子及びF R A M

【特許請求の範囲】

【請求項 1】

絶縁膜上に接触膜、下部電極、強誘電体膜及び上部電極を順次形成するステップと、

前記上部電極及び強誘電体膜をエッティングするステップと、

前記接触膜が前記下部電極で覆われた状態で、前記強誘電体膜の熱処理を行うステップと、

を含む強誘電体素子の製造方法。

【請求項 2】

前記絶縁膜はトランジスタが形成された半導体基板上に形成されており、前記絶縁膜には前記トランジスタと前記接触膜とを接続するコンタクトプラグが埋め込まれている、請求項 1 に記載の強誘電体素子の製造方法。

【請求項 3】

前記上部電極及び強誘電体膜をエッティングするステップでは、前記下部電極の一部もエッティングする、請求項 1 又は 2 に記載の強誘電体素子の製造方法。

【請求項 4】

前記熱処理の後、前記上部電極、強誘電体膜及び下部電極を覆うように第 1 カバー膜を形成するステップと、

前記第 1 カバー膜、下部電極及び接触膜をエッティングするステップと、  
を含む請求項 1 から 3 のいずれかに強誘電体素子の製造方法。

【請求項 5】

前記第 1 カバー膜、下部電極及び接触膜をエッティングするステップでは、前記第 1 カバー膜、下部電極及び接触膜を自己整合的にエッティングする、請求項 4 に記載の強誘電体素子の製造方法。

【請求項 6】

前記上部電極上にハードマスクを形成するステップを含み、

前記第 1 カバー膜、下部電極及び接触膜をエッティングするステップでは、前記

ハードマスクをエッティングストップとして用いる、  
請求項5に記載の強誘電体素子の製造方法。

#### 【請求項7】

前記第1カバー膜、下部電極及び接触膜をエッティングするステップでは、前記第1カバー膜上にレジストパターンを形成してエッティングする、請求項4に記載の強誘電体素子の製造方法。

#### 【請求項8】

前記第1カバー膜、下部電極及び接触膜をエッティングするステップの後に、第2カバー膜を形成するステップを含む、請求項4から7のいずれかに記載の強誘電体素子の製造方法。

#### 【請求項9】

前記第2カバー膜を形成するステップの後に、前記強誘電体膜の熱処理をさらに行うステップを含む、請求項8に記載の強誘電体素子の製造方法。

#### 【請求項10】

前記接触膜は密着膜を含む、請求項1から9のいずれかに記載の強誘電体素子の製造方法。

#### 【請求項11】

前記接触膜は酸化防止膜をさらに含む、請求項10に記載の強誘電体素子の製造方法。

#### 【請求項12】

前記強誘電体膜の熱処理は、前記強誘電体膜の結晶構造回復のための回復熱処理である、請求項1から11のいずれかに記載の強誘電体素子の製造方法。

#### 【請求項13】

絶縁膜上に形成される接触膜と、  
前記接触膜上に前記接触膜と略同一の面積に形成された第1部分を有する下部電極と、

前記下部電極上に前記接触膜よりも小さい面積に形成された強誘電体膜と、  
前記強誘電体膜上に前記強誘電体膜と略同一の面積に形成された上部電極と、  
前記上部電極及び強誘電体膜の側面から前記下部電極の第1部分の表面に亘つ

て形成され、かつ、前記接触膜の側面と略一致するように側面が形成された第1カバー膜と、  
を備えた強誘電体素子。

#### 【請求項 14】

前記絶縁膜はトランジスタが形成された半導体基板上に形成されており、前記絶縁膜には前記トランジスタと前記接触膜とを接続するコンタクトプラグが埋め込まれている、請求項13に記載の強誘電体素子。

#### 【請求項 15】

前記下部電極は、前記第1部分上に前記強誘電体膜と略同一の面積に形成された第2部分を有する、請求項13又は14に記載の強誘電体素子。

#### 【請求項 16】

前記接触膜、下部電極、強誘電体膜、上部電極及び第1カバー膜を覆うように形成された第2カバー膜をさらに備えた、請求項13から15のいずれかに記載の強誘電体素子。

#### 【請求項 17】

前記接触膜は密着膜を含む、請求項13から16のいずれかに記載の強誘電体素子。

#### 【請求項 18】

前記接触膜は酸化防止膜をさらに含む、請求項17に記載の強誘電体素子。

#### 【請求項 19】

トランジスタが形成された半導体基板と、  
前記半導体基板上に形成された絶縁膜と、  
前記絶縁膜に形成され、前記トランジスタに接続されたコンタクトプラグと、  
前記絶縁膜上に前記コンタクトプラグと接続されて形成された接触膜と、  
前記接触膜上に前記接触膜と略同一の面積に形成された第1部分を有する下部電極と、

前記下部電極上に前記接触膜よりも小さい面積に形成された強誘電体膜と、  
前記強誘電体膜上に前記強誘電体膜と略同一の面積に形成された上部電極と、  
前記上部電極及び強誘電体膜の側面から前記下部電極の第1部分の表面に亘つ

て形成され、かつ、前記接触膜の側面と略一致するように側面が形成された第1カバー膜と、  
を備えたF R A M。

### 【発明の詳細な説明】

#### 【0001】

##### 【発明の属する技術分野】

本発明は、強誘電体素子の製造方法、強誘電体素子及びF R A Mに関する。

#### 【0002】

##### 【従来の技術】

強誘電体素子として、例えば、P Z T、S B T等の強誘電体膜をP t等の上下電極で挟んで構成される強誘電体キャパシタがある。強誘電体キャパシタは、強誘電体膜の自発分極の性質を利用して不揮発的にデータを保持可能であり、不揮発性の半導体メモリ（F R A M）に利用されている。スタック型のF R A Mは、トランジスタを覆う絶縁膜上に形成され、絶縁膜中に埋め込まれたコンタクトプラグによりトランジスタのソース／ドレイン領域と上下方向に接続されるため、チップ面積の低減が可能である。スタック型のF R A Mは、一般的には、トランジスタのソース／ドレイン領域を露出するように絶縁膜を開口し、コンタクトプラグを埋め込み、密着膜や酸化防止膜からなる接触膜、下部電極、強誘電体膜、上部電極を順次堆積し、エッチングによりセルごとに分離する。このようなスタック型F R A Mの製造工程では、強誘電体膜の結晶化後に、強誘電体膜の結晶構造回復等のために熱処理を行うことがある。例えば、エッチングや拡散工程により強誘電体膜の非晶質化、格子欠陥、組成ずれ等の結晶構造の乱れが導入されるため、強誘電体膜の結晶構造回復のための回復熱処理を行う。この回復熱処理では、強誘電体膜を結晶構造が安定に生成する温度に一定時間保持し、結晶構造が乱れた領域を再び結晶化させる。

#### 【0003】

従来のF R A Mの製造工程は例えば特許文献1に記載されており、この製造法では、下部電極、強誘電体膜、上部電極をエッチングした後、物質移動を防止するための拡散防止膜を下部電極、強誘電体膜、上部電極を覆うように形成する。

次に、拡散防止膜の特性を強化させるための熱処理工程を酸素雰囲気において約650°Cで30分間実行している。

#### 【0004】

また、特許文献2には、密着膜、下部P<sub>t</sub>電極膜、PZT膜（強誘電体膜）及び上部P<sub>t</sub>電極膜を形成し、2段階のエッティングを行っている。第1段階のエッティングでは、上部P<sub>t</sub>電極膜、PZT膜を除去し、下部P<sub>t</sub>電極膜の一定の膜厚が残るようにエッティングする。その後、上部P<sub>t</sub>電極膜、PZT膜及び下部P<sub>t</sub>電極膜を覆うように水素バリア膜を形成し、第2段階のエッティングにより、水素バリア膜、下部P<sub>t</sub>電極膜及び密着膜をエッティングしている。

#### 【0005】

##### 【特許文献1】

特開2001-44377号公報（第8-9頁、第11-12図）

#### 【0006】

##### 【特許文献2】

特開2001-36026号公報（第8頁、第12-16図）

#### 【0007】

##### 【発明が解決しようとする課題】

特許文献1に記載の製造方法では、強誘電体膜を拡散防止膜で覆った状態で熱処理を行っているため、酸化物である強誘電体膜に十分な酸素が供給されず、強誘電体膜の結晶構造が劣化する虞がある。一方、特許文献2には、PZT膜をエッティングした後に熱処理を行っておらず、強誘電体膜の結晶構造が劣化している虞がある。このように強誘電体膜の結晶構造が劣化している場合には、強誘電体キャパシタの特性が劣化する虞がある。

#### 【0008】

また、特許文献1及び2に記載の強誘電体キャパシタ共に、カバー膜としての拡散防止膜又は水素バリア膜が複数の層の表面に広がって形成されており、強誘電体キャパシタの面積の低減が困難である。

#### 【0009】

本発明の目的は、強誘電体膜の結晶構造を向上させ、強誘電体素子の特性を向

上させることにある。

### 【0010】

また、本発明の目的は、強誘電体素子の面積の低減を図ることにある。

### 【0011】

#### 【課題を解決するための手段】

本発明に係る強誘電体素子の製造方法は、絶縁膜上に接触膜、下部電極、強誘電体膜及び上部電極を順次形成するステップと、上部電極及び強誘電体膜をエッチングするステップと、接触膜が下部電極で覆われた状態で強誘電体膜の熱処理を行うステップとを含んでいる。ここで、接触膜は、少なくとも密着膜を含み、さらに酸化防止膜を含む場合もある。

### 【0012】

別の本発明に係る強誘電体素子は、接触膜と、下部電極と、強誘電体素子と、上部電極と、第1カバー膜とを備えている。接触膜は、絶縁膜上に形成されている。下部電極は、接触膜上に接触膜と略同一の面積に形成された第1部分を有している。強誘電体膜は、下部電極上に接触膜よりも小さい面積に形成されている。上部電極は、強誘電体膜上に強誘電体膜と略同一の面積に形成されている。第1カバー膜は、上部電極及び強誘電体膜の側面から下部電極の第1部分の表面に亘って形成され、かつ、接触膜の側面と略一致するように側面が形成されている。ここで、接触膜は、少なくとも密着膜を含み、さらに酸化防止膜を含む場合もある。

### 【0013】

#### 【作用】

本発明に係る強誘電体素子の製造方法では、接触膜（酸化防止膜、密着膜）が下部電極で覆われた状態で強誘電体膜の熱処理を行うことにより、接触膜が高温酸化雰囲気に直接曝されることを防止するので、接触膜の劣化を防止しつつ、熱処理を十分な時間行うことができる。また、強誘電体膜の側面がエッチングにより露出されているので、強誘電体膜に酸素を十分に供給し熱処理を行うことができる。この結果、接触膜の劣化を防止しつつ、強誘電体膜の結晶構造を向上させ、強誘電体素子の特性を向上させることができる。

### 【0014】

別の本発明に係る強誘電体素子は、強誘電体膜及び上部電極が接触膜及び下部電極の第1部分より小さい面積に形成されており、その段差を埋めるように第1カバー膜が形成されている。このため、第1カバー膜の形成により強誘電体素子の面積が拡大されることなく、小面積化を図ることができる。

### 【0015】

#### 【発明の実施の形態】

##### (1) 第1実施形態

###### 〔製造工程〕

図1から図6は、第1実施形態に係る強誘電体キャパシタを含むF R A Mの製造工程の説明図である。

### 【0016】

図1に示すように、半導体基板1にLOCOS等からなる素子分離領域2で隔てられたトランジスタ3を形成し、その表面をシリコン酸化膜等の層間絶縁膜4で覆い平坦化する。そして、トランジスタ3のソース／ドレイン領域を露出するように層間絶縁膜4を開口し、タンゲステン(W)又はポリシリコン(p-Si)からなるコンタクトプラグ11を埋め込む。次に、層間絶縁膜4上にTiNからなる密着膜12、IrHfからなる密着膜13、Irからなる酸化防止膜14、IrOからなる酸化防止膜15、Ptからなる下部電極16を、例えばスパッタにより順次堆積する。酸化防止膜14、15は、下部電極16を介してコンタクトプラグ11に酸素が透過することを防止すると共に、強誘電体膜17からPbが層間絶縁膜4に拡散することを防止する。密着膜12、13は、層間絶縁膜4との密着性を高める機能を有する。酸素防止膜14、15、密着膜12、13と共に、熱的に安定であり、半導体プロセスでの熱処理の温度において接触する他の材料と反応性が低く、かつ、導電性を有し、コンタクト抵抗の上昇を生じさせない材料が選択される。酸化防止膜14、15は、酸素の透過を防止すると共に、水素の透過をも防止する材料で形成され、上記材料の他、AlN、SrRuO<sub>3</sub>、ZrO<sub>x</sub>、RuO<sub>x</sub>、SrO<sub>x</sub>等によって形成しても良い。ここで、密着膜12、13及び酸化防止膜14、15は、下部電極16とコンタクトプラグ11

との間に介装される接触膜を構成する。

### 【0017】

さらに、下部電極16上からSBT ((SrBi<sub>2</sub>TaO<sub>9</sub>)Ti) からなる強誘電体膜17をゾルゲル法又はスパッタにより堆積する。その後、例えば700～750℃の高温酸化雰囲気で30分～1時間の熱処理により、強誘電体膜17を結晶化させる（結晶化熱処理）。この結晶化熱処理は、800℃の高温酸化雰囲気で30秒～1分間のRTA (Rapid Thermal Anneal) 処理により行っても良い。ここで、強誘電体膜17は、PZT (Pb(Zr<sub>x</sub>O<sub>1-x</sub>)、SBTN ((SrBi<sub>2</sub>(Ta, Nb)<sub>2</sub>O<sub>9</sub>)、BLT ((Bi, La)<sub>4</sub>Ti<sub>3</sub>O<sub>12</sub>) により形成しても良い。次に、結晶化熱処理を行った強誘電体膜17の上に、Ptからなる上部電極18を例えばスパッタにより堆積し、SiO<sub>2</sub>又はTiNからなるハードマスク19をプラズマCVDにより堆積する。

### 【0018】

次に、ハードマスク19上にレジストパターンを形成し、図2に示すようにハードマスク19をパターン加工した後、レジストを除去する。引き続き、ハードマスク19を用いて第1段階のエッチングを行う。第1段階のエッチングでは、ハードマスク19をエッチングマスクとして、上部電極18、強誘電体膜17と下部電極16の表面から一定の膜厚とをエッチングする。ここでは、下部電極16の表面から一定の膜厚をエッチングし、下部電極16が接触膜（酸化防止膜14、15、密着膜12、13）を覆った状態で残るようにエッチングする。Ptからなる上部電極18、下部電極16のエッチングガスにはCl<sub>2</sub>+Arを用い、SBTからなる強誘電体膜17のエッチングガスにはCl<sub>2</sub>+Ar+CHF<sub>3</sub>を用いる。なお、SBTからなる強誘電体膜のエッチングガスには、HBrをえたCl<sub>2</sub>+Ar+CHF<sub>3</sub>+HBrを用いても良い。

### 【0019】

次に、強誘電体膜17を結晶構造が安定に生成する温度に保持し、乱れた結晶構造の領域を再び結晶化させる回復熱処理を行う。この回復熱処理により、第1段階のエッチングや拡散工程により強誘電体膜17に導入される虞のある非晶質化、格子欠陥、組成ずれ等の結晶構造の亂れを回復する。回復熱処理は、例えば

700～750°Cの高温酸化雰囲気で30分～1時間の熱処理、または、800°Cの高温酸化雰囲気で30秒～1分間のRTA処理により行う。

### 【0020】

ここでは、酸化防止膜14、15及び密着膜12、13が下部電極16に覆われている状態で回復熱処理し、酸化防止膜14、15及び密着膜12、13が高温酸化雰囲気に直接曝されることを防止する。即ち、酸化防止膜14、15及び密着膜12、13の酸化による特性劣化や膜剥がれを防止すると共に、酸化防止膜14、15、密着膜13中のIrが昇華し強誘電体膜17の側面に付着して絶縁不良を起こすことを防止する。また、密着膜12、13が酸化雰囲気に直接曝されないので、密着膜12、13を介して酸素がコンタクトプラグ11に侵入し、コンタクトプラグ11が酸化されることを防止する。

### 【0021】

次に、図3に示すように、水素防止膜としてアルミナ( $\text{Al}_2\text{O}_3$ )からなる第1カバー膜20を堆積する。そして、図4に示すように、第2段階のエッチングとして、エッティングガスに $\text{Cl}_2+\text{Ar}$ を用いて、第1カバー膜20、残りの下部電極16、酸化防止膜14、15、密着膜12、13を自己整合的にエッティングする。このとき、ハードマスク19がエッティングストップとして機能し、上部電極18がエッティングされるのを防止する。ハードマスク19をTiNで形成する場合には、上記エッティングガスによりハードマスク19もエッティングされるため、ハードマスク19を十分な膜厚に形成しておく。このように第1カバー膜20、ハードマスク19を用いた自己整合的なエッティングにより、第1カバー膜20の側面が下部電極16、酸化防止膜14、15、密着膜12、13の側面と略一致するように、第1カバー膜20が形成される。より詳細には、下部電極16は、第1段階のエッティングで加工された第2部分と、第1段階のエッティングで残った第1部分とから構成されており、第1カバー膜20は第2部分の側面と第1部分の表面に残るように形成される。これにより、第1カバー膜20により強誘電体キャパシタの面積が拡大することを防止する。

### 【0022】

次に、図5に示すように、水素防止膜として $\text{Al}_2\text{O}_3$ からなる第2カバー膜2

1を堆積する。ここでは、上部電極18上にハードマスク19を残したまま第2カバー膜21を形成したが、第2段階のエッティング後にハードマスク19を除去してから、第2カバー膜21を形成するようにしても良い。その後、図6に示すように、層間絶縁膜22を堆積し、コンタクトホールを開口して上部電極18に接続される配線23を形成する。

### 【0023】

#### 〔作用効果〕

本実施形態に係る強誘電体キャパシタの製造方法によれば、酸化防止膜14, 15、密着膜12, 13が下部電極16で覆われた状態で、強誘電体膜17の結晶構造の回復熱処理を行うので、酸化防止膜14, 15、密着膜12, 13が高温酸化雰囲気に直接曝されることを防止しつつ、回復熱処理を十分な時間行うことができる。即ち、回復熱処理において、酸化防止膜14, 15、密着膜12, 13の酸化による特性劣化や膜剥がれを防止すると共に、酸化防止膜14, 15、密着膜13中の導電物質であるIrが昇華し強誘電体膜17の側面に付着して絶縁不良を起こすことを防止できる。さらに、密着膜12, 13が酸化雰囲気に直接曝されないので、密着膜12, 13を介して酸素がコンタクトプラグ11に侵入し、コンタクトプラグ11が酸化されることを防止できる。また、強誘電体膜17の端面が露出されているので、強誘電体膜17に酸素を十分供給して回復熱処理を行うことができる。この結果、酸化防止膜14, 15、密着膜12, 13及びコンタクトホールの劣化を防止しつつ、強誘電体膜17の結晶構造を向上させ、強誘電体キャパシタの特性を向上させることができる。

### 【0024】

なお、回復熱処理が窒素雰囲気で行われる場合も、酸化防止膜14, 15、密着膜12, 13が還元されることを防止できる。

### 【0025】

また、第2段階のエッティングでは第1カバー膜20、ハードマスク19を用いて下部電極16、酸化防止膜14, 15、密着膜12, 13を自己整合的にエッティングするので、第1カバー膜20の側面が下部電極16、酸化防止膜14, 15、密着膜12, 13の側面と略一致するように、第1カバー膜20を形成でき

る。これにより、第1カバー膜20により強誘電体キャパシタの面積が拡大することを防止し、小面積化を図ることができる。

### 【0026】

#### (2) 第2実施形態

図7から図12は、第2実施形態に係る強誘電体キャパシタを含むF R A Mの製造工程の説明図である。第1実施形態では、上部電極18上にハードマスク19を形成して第2段階のエッティングにおいてエッティングストップとして用いたが、本実施形態では、ハードマスク19を形成せずに上部電極24をエッティングされる膜厚分だけ厚く形成する。

### 【0027】

図7に示すように、第1実施形態と同様に、層間絶縁膜4上に密着膜12、13、酸化防止膜14、15、下部電極16、強誘電体膜17を形成した後、上部電極24を堆積する。ここでは、第2段階のエッティングの際に上部電極24の表面がエッティングされた後に所定膜厚が得られるように、エッティングされる膜厚分だけ所定膜厚よりも厚く形成する。次に、上部電極24上にレジストパターンを形成した後、図8に示すように、上部電極24、強誘電体膜17と下部電極16の表面から一定の膜厚とをエッティングする（第1段階のエッティング）。上部電極24上のレジストを取り除き、強誘電体膜17の結晶構造を回復するための回復熱処理を行う。次に、図9に示すように第1カバー膜20を堆積し、図10に示すように第1カバー膜20、残りの下部電極16、酸化防止膜14、15、密着膜12、13を自己整合的にエッティングする（第2段階のエッティング）。このとき、上部電極24上の第1カバー膜20がエッティングにより取り除かれた後は、上部電極24の表面がエッティングされるが、エッティングされる膜厚分だけ予め厚く形成しているので、所定膜厚の上部電極24が形成される。次に、図11に示すように第2カバー膜21を堆積し、図12に示すように、層間絶縁膜22を堆積し、コンタクトホールを開口して上部電極24に接続される配線23を形成する。

### 【0028】

本実施形態によれば、第2段階のエッティングにおいてエッティングされる膜厚分

だけ上部電極24を予め厚く形成しておくことにより、第2段階のエッティング後に上部電極24が所定の膜厚になるように形成することができる。

### 【0029】

#### (3) 第3実施形態

図13から図18は、第3実施形態に係る強誘電体キャパシタを含むF R A Mの製造工程の説明図である。第1実施形態では、上部電極18上にハードマスク19を形成して第2段階のエッティングにおいてエッティングストップとして用いたが、本実施形態では、ハードマスク19を形成せずにレジストパターンを用いて第2段階のエッティングを行う。

### 【0030】

図13に示すように、第1実施形態と同様に、層間絶縁膜4上に密着膜12, 13、酸化防止膜14, 15、下部電極16、強誘電体膜17、上部電極18を堆積する。次に、上部電極18上にレジストパターンを形成した後、図14に示すように、上部電極18、強誘電体膜17と下部電極16の表面から所定膜厚とをエッティングする（第1段階のエッティング）。その後、上部電極18のレジストを取り除き、強誘電体膜17の結晶構造を回復するための回復熱処理を行う。次に、図15に示すように第1カバー膜20を堆積した後レジストパターンを形成し、図16に示すように第1カバー膜20、残りの下部電極16、酸化防止膜14, 15、密着膜12, 13をエッティングする（第2段階のエッティング）。第1カバー膜20上のレジストを除去し、図17に示すように第2カバー膜21を堆積し、図18に示すように、層間絶縁膜22を堆積し、コンタクトホールを開口して上部電極18に接続される配線23を形成する。

### 【0031】

本実施形態によれば、第1カバー膜20上にレジストパターンを形成して第2段階のエッティングを行うことにより、第2段階のエッティングにおいて上部電極18の表面がエッティングされることを防止できる。

### 【0032】

#### (4) 他の実施形態

(a) 上記実施形態では、強誘電体膜17の結晶構造の乱れは主にエッティング

及び拡散工程で発生するため、第1段階のエッチング後に回復熱処理を行っているが、第1カバー膜20の形成によっても強誘電体膜17の結晶構造の乱れが発生する場合もあるので、第2カバー膜21を形成した後のステップにおいて、強誘電体17の回復熱処理をさらに行っても良い。このとき、密着膜12、13、酸化防止膜14、15は、第2カバー膜21によって覆われており、高温酸化雰囲気に直接曝されるのを防止しつつ、強誘電体膜17の結晶構造の回復処理をさらに行うことができる。

### 【0033】

(b) 上記実施形態では、第1段階のエッチングにおいて下部電極16の表面から一定の膜厚をエッチングしたが、強誘電体膜17を完全に除去すれば下部電極16を全くエッチングしなくても良い。この場合も、酸化防止膜14、15、密着膜12、13を下部電極16で覆った状態で回復熱処理を行うことができる

ので、上記実施形態と同様の作用効果を奏する。

### 【0034】

#### 【発明の効果】

本発明によれば、接触膜（酸化防止膜、密着膜）が下部電極で覆われた状態で強誘電体膜の熱処理を行うことにより、接触膜が高温酸化雰囲気に直接曝されることを防止するので、接触膜の劣化を防止しつつ、熱処理を十分な時間行うことができる。また、強誘電体膜の側面がエッチングにより露出されているので、強誘電体膜に酸素を十分に供給し熱処理を行うことができる。この結果、接触膜の劣化を防止しつつ、強誘電体膜の結晶構造を向上させ、強誘電体素子の特性を向上させることができる。

### 【0035】

別の本発明によれば、強誘電体膜及び上部電極が接触膜及び下部電極の第1部分より小さい面積に形成され、その段差を埋めるように第1カバー膜が形成されるので、第1カバー膜の形成により強誘電体素子の面積が拡大されることはなく、小面積化を図ることができる。

#### 【図面の簡単な説明】

##### 【図1】

第1実施形態に係る強誘電体キャパシタを含むF R A Mの製造工程の説明図（  
その1）。

【図2】

第1実施形態に係る強誘電体キャパシタを含むF R A Mの製造工程の説明図（  
その2）。

【図3】

第1実施形態に係る強誘電体キャパシタを含むF R A Mの製造工程の説明図（  
その3）。

【図4】

第1実施形態に係る強誘電体キャパシタを含むF R A Mの製造工程の説明図（  
その4）。

【図5】

第1実施形態に係る強誘電体キャパシタを含むF R A Mの製造工程の説明図（  
その5）。

【図6】

第1実施形態に係る強誘電体キャパシタを含むF R A Mの製造工程の説明図（  
その6）。

【図7】

第2実施形態に係る強誘電体キャパシタを含むF R A Mの製造工程の説明図（  
その1）。

【図8】

第2実施形態に係る強誘電体キャパシタを含むF R A Mの製造工程の説明図（  
その2）。

【図9】

第2実施形態に係る強誘電体キャパシタを含むF R A Mの製造工程の説明図（  
その3）。

【図10】

第2実施形態に係る強誘電体キャパシタを含むF R A Mの製造工程の説明図（  
その4）。

**【図11】**

第2実施形態に係る強誘電体キャパシタを含むF R A Mの製造工程の説明図（その5）。

**【図12】**

第2実施形態に係る強誘電体キャパシタを含むF R A Mの製造工程の説明図（その6）。

**【図13】**

第3実施形態に係る強誘電体キャパシタを含むF R A Mの製造工程の説明図（その1）。

**【図14】**

第3実施形態に係る強誘電体キャパシタを含むF R A Mの製造工程の説明図（その2）。

**【図15】**

第3実施形態に係る強誘電体キャパシタを含むF R A Mの製造工程の説明図（その3）。

**【図16】**

第3実施形態に係る強誘電体キャパシタを含むF R A Mの製造工程の説明図（その4）。

**【図17】**

第3実施形態に係る強誘電体キャパシタを含むF R A Mの製造工程の説明図（その5）。

**【図18】**

第3実施形態に係る強誘電体キャパシタを含むF R A Mの製造工程の説明図（その6）。

**【符号の説明】**

- 1 半導体基板
- 2 素子分離領域
- 3 トランジスタ
- 4, 22 層間絶縁膜

1 1 コンタクトプラグ

1 2 , 1 3 密着膜

1 4 , 1 5 酸化防止膜

1 6 下部電極

1 7 強誘電体膜

1 8 , 2 4 上部電極

1 9 ハードマスク

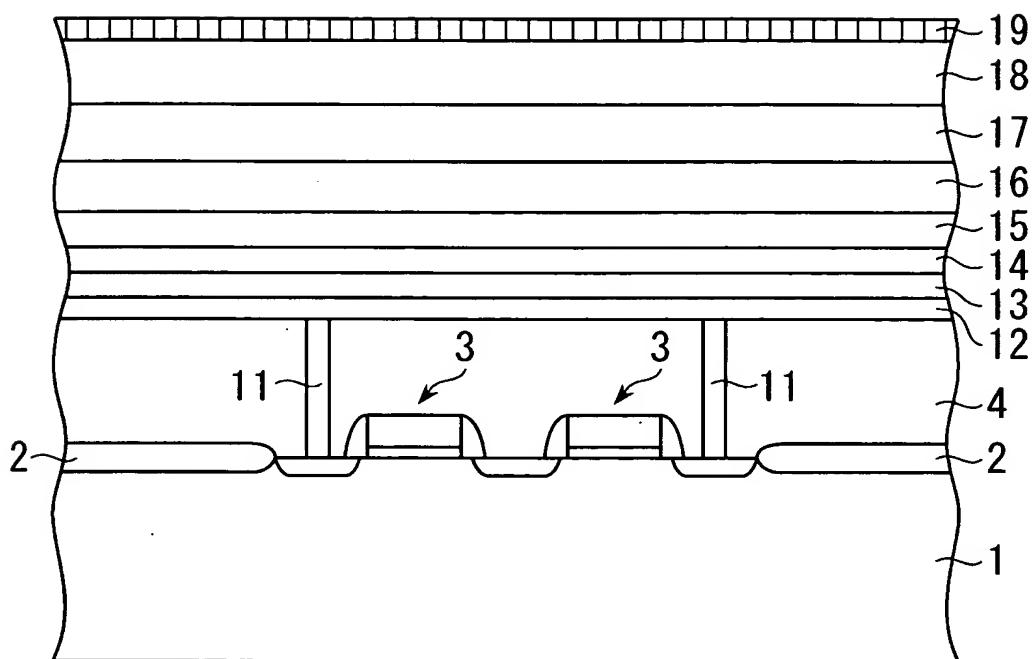
2 0 第1カバー膜

2 1 第2カバー膜

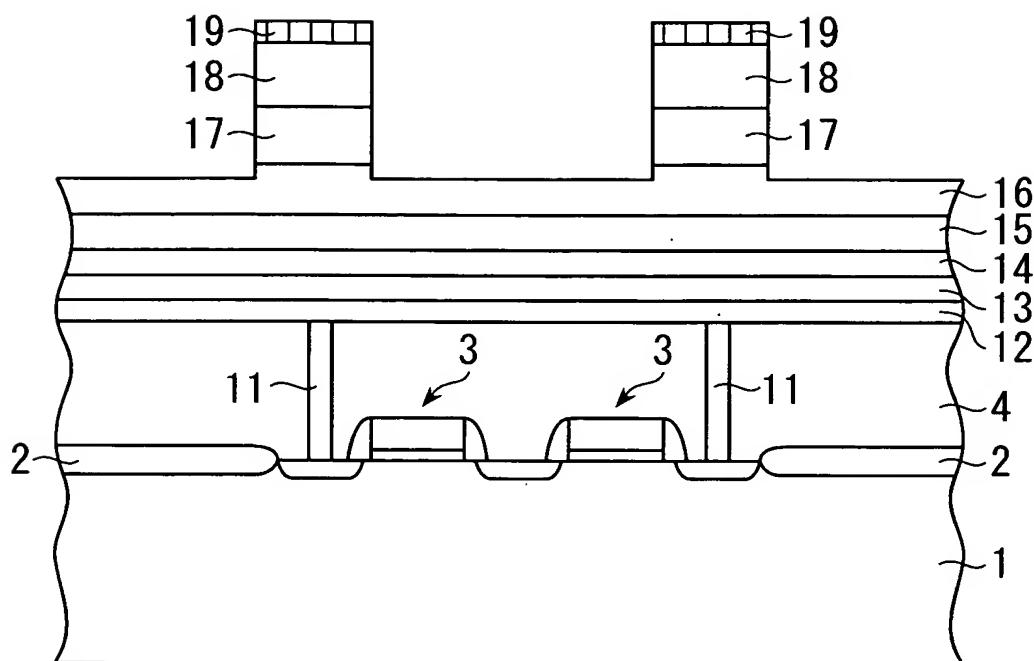
2 3 配線

【書類名】 図面

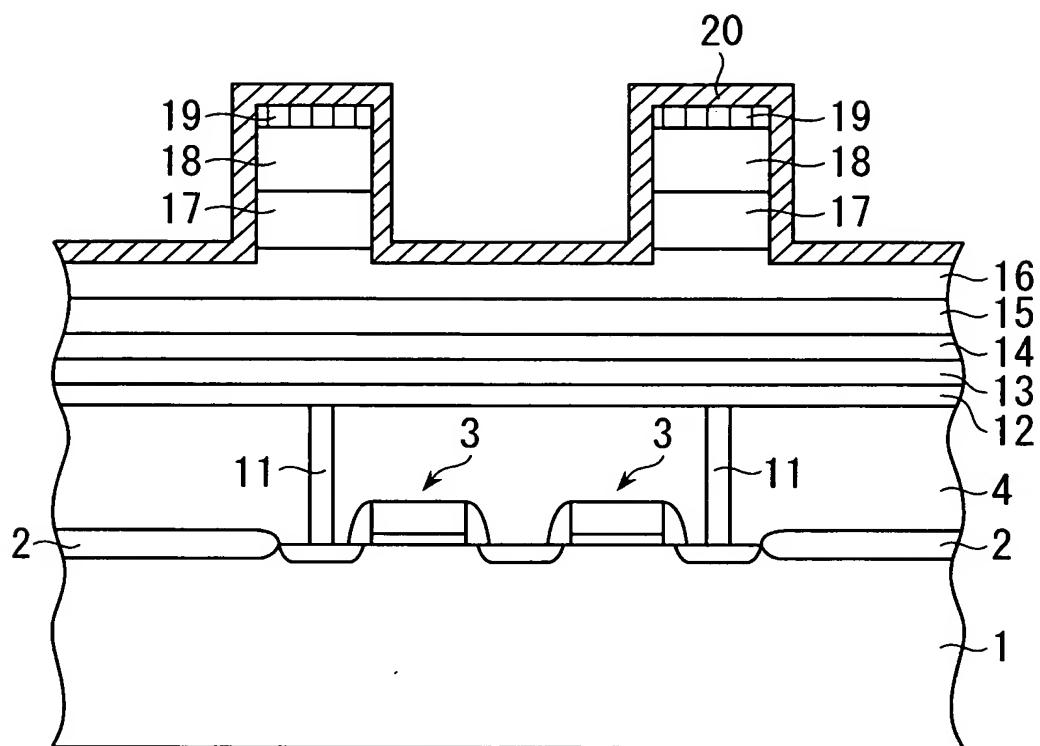
【図1】



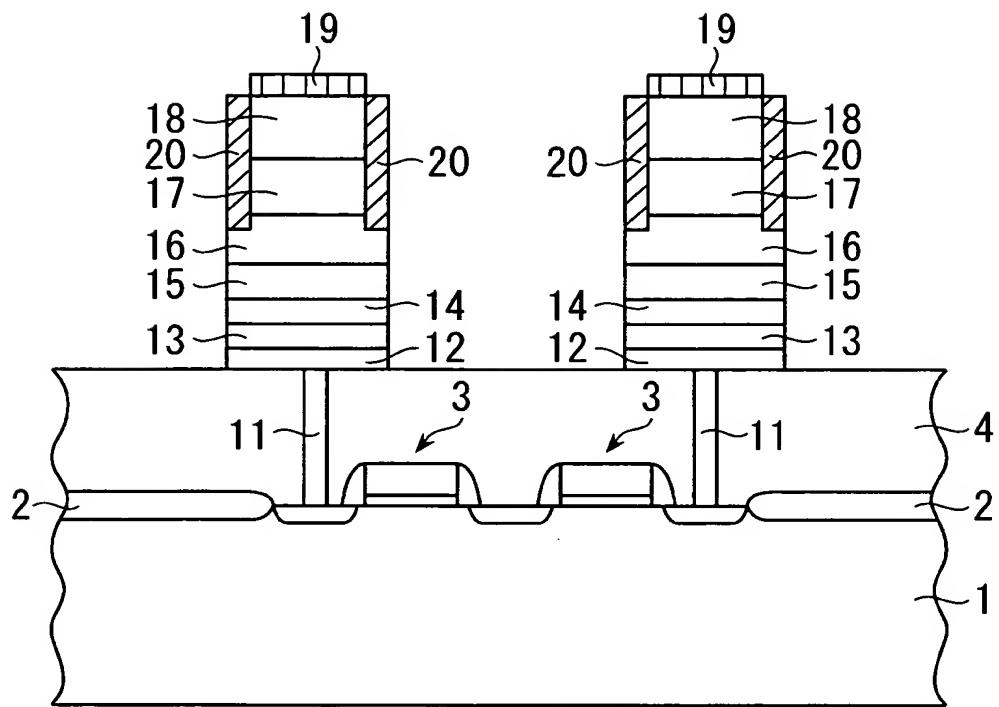
【図2】



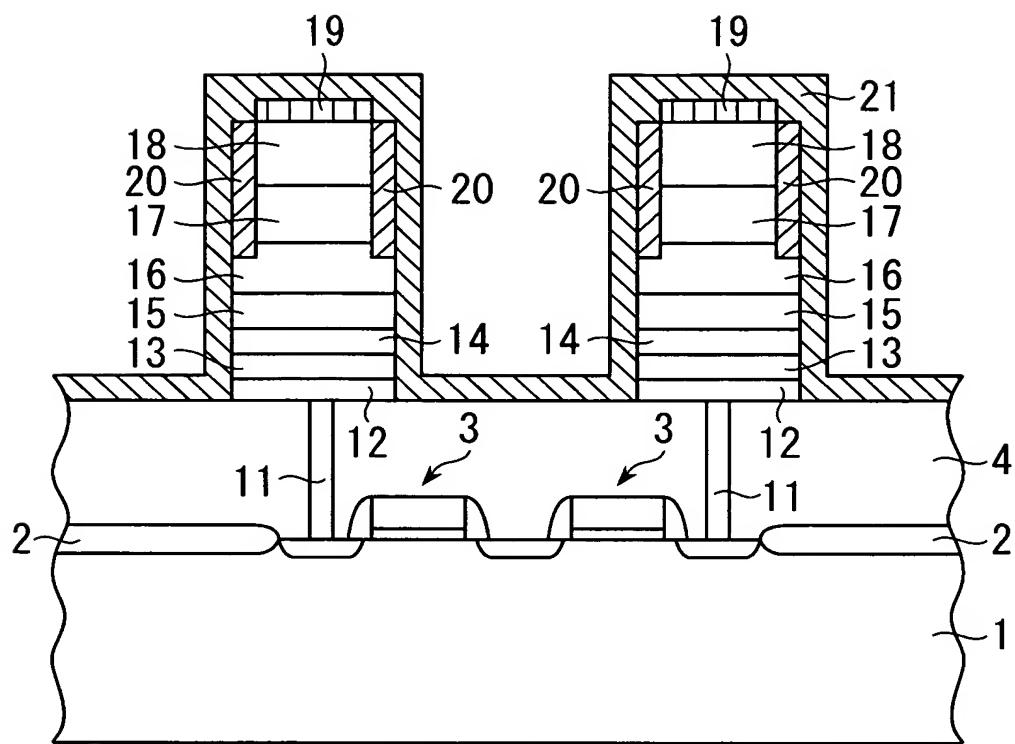
【図3】



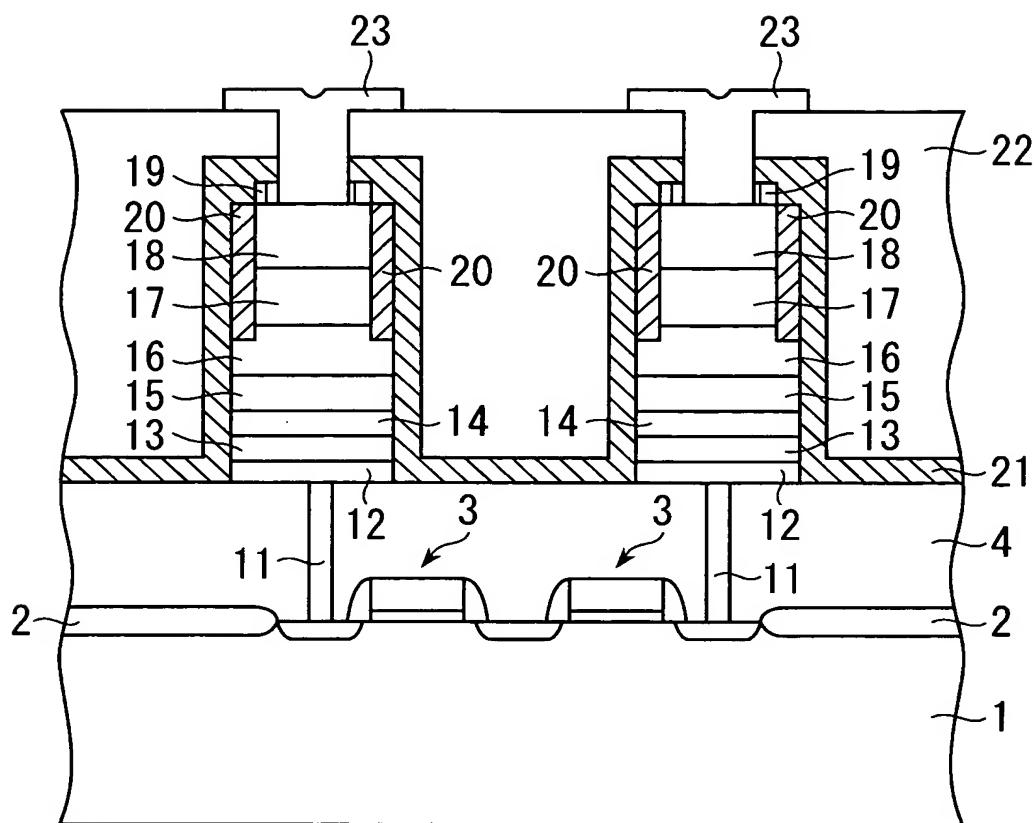
【図4】



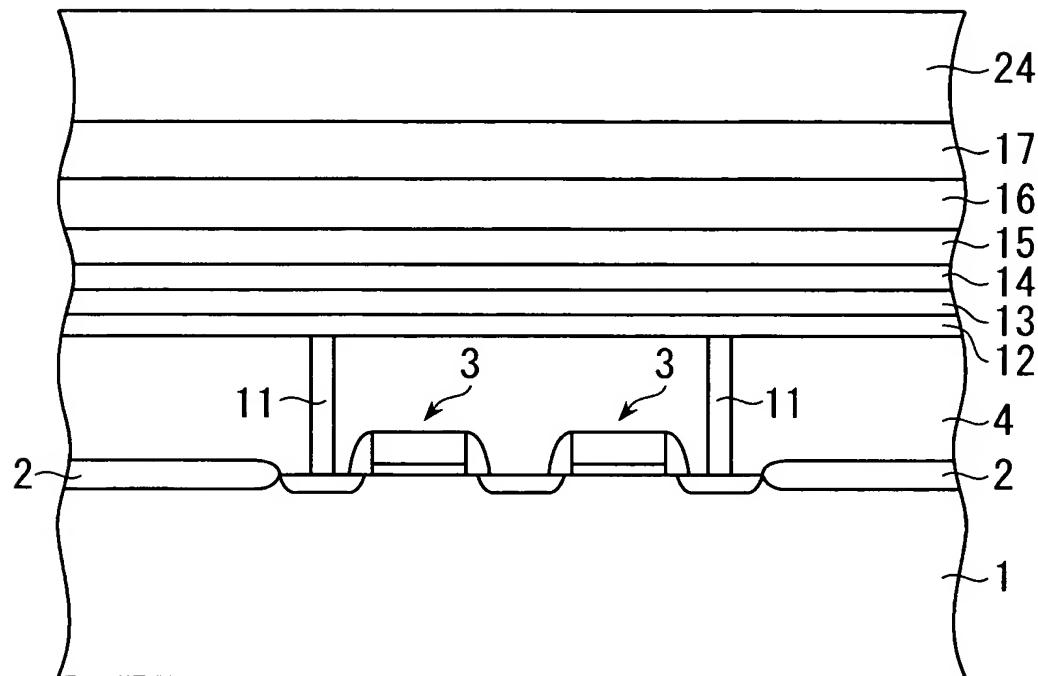
【図 5】



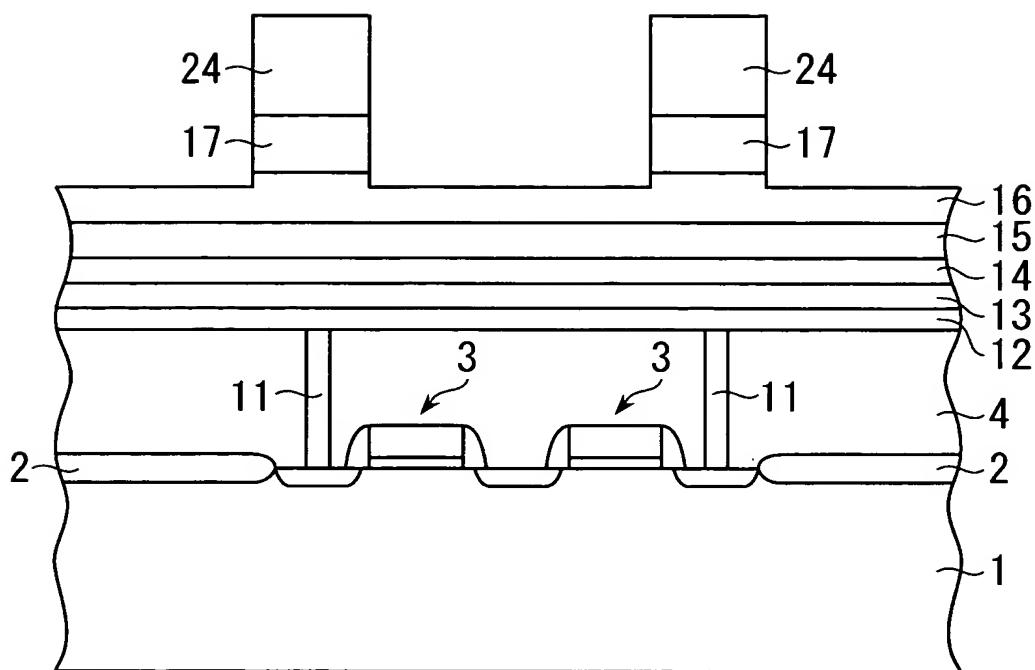
【図 6】



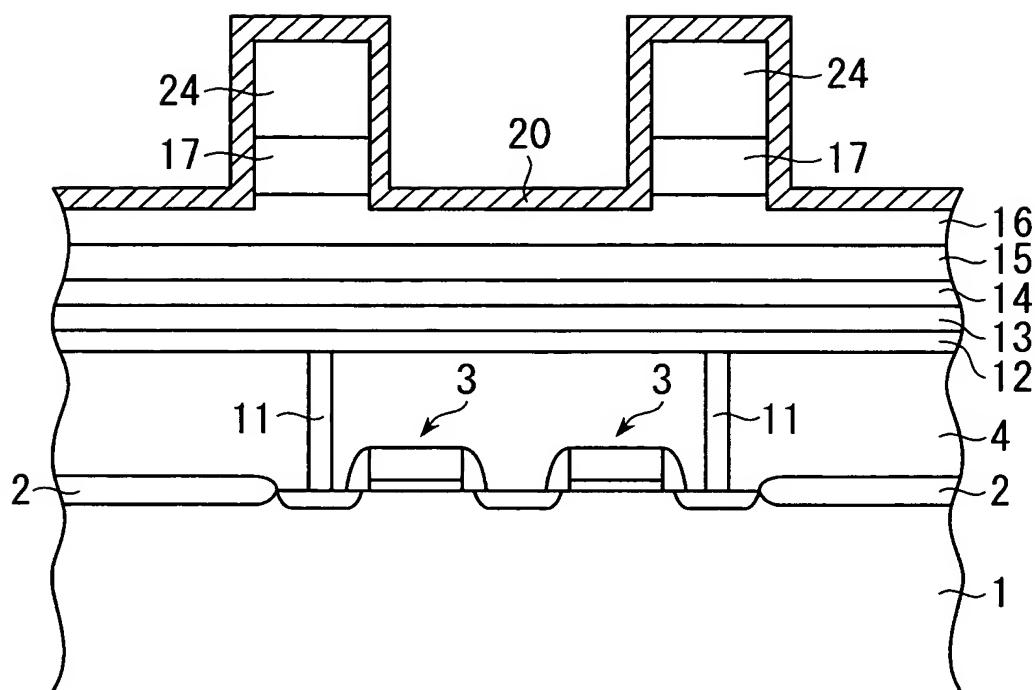
【図7】



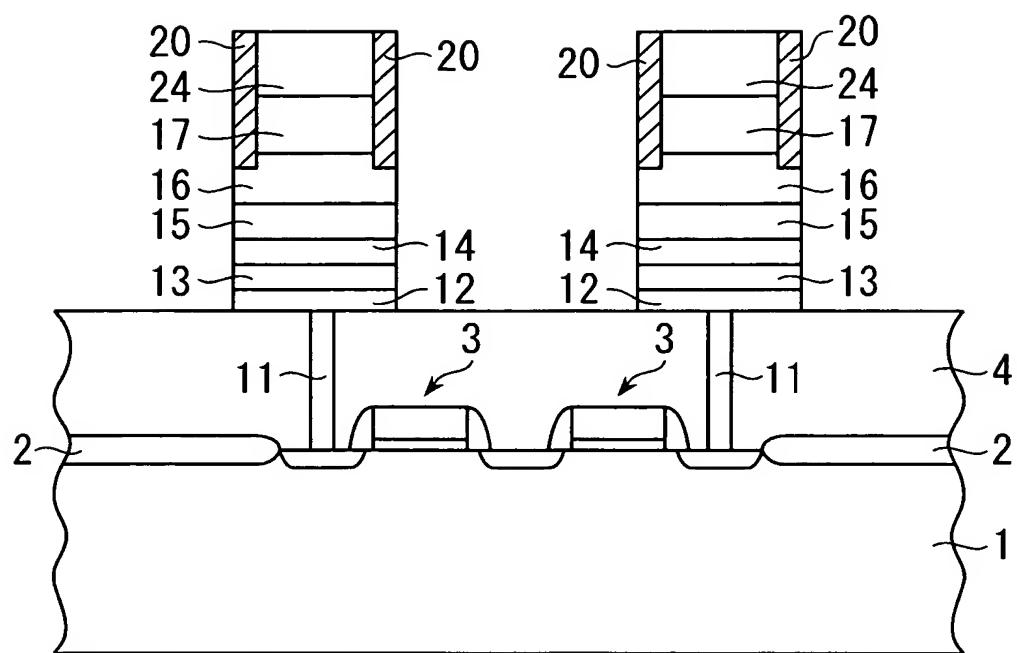
【図8】



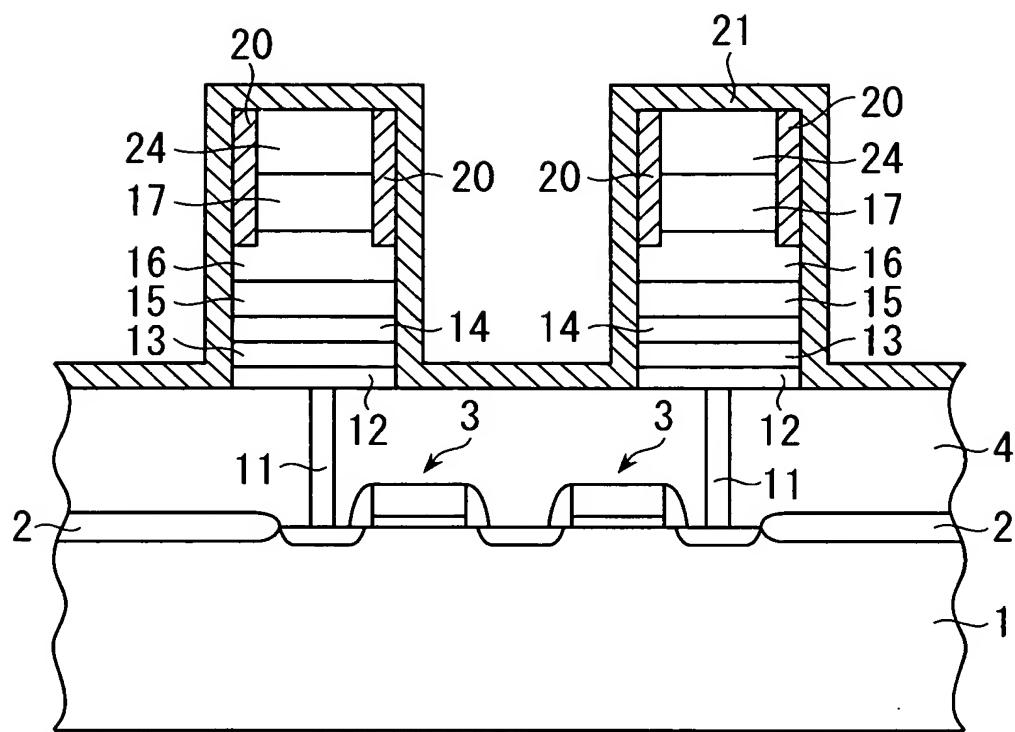
【図9】



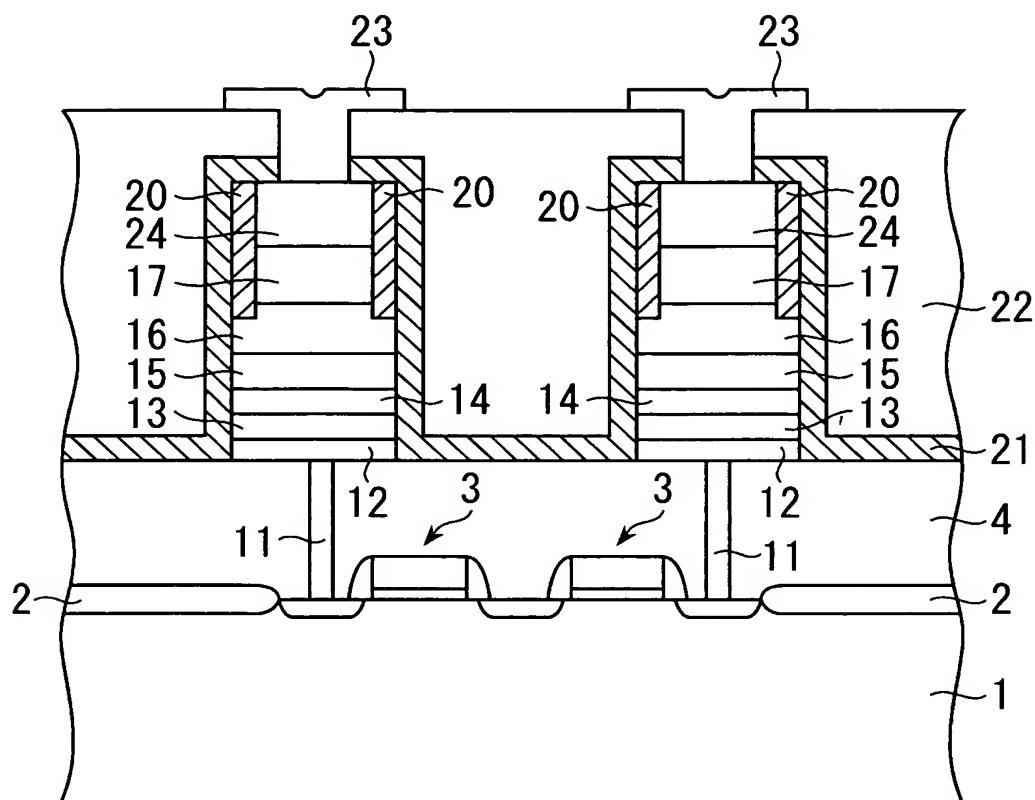
【図10】



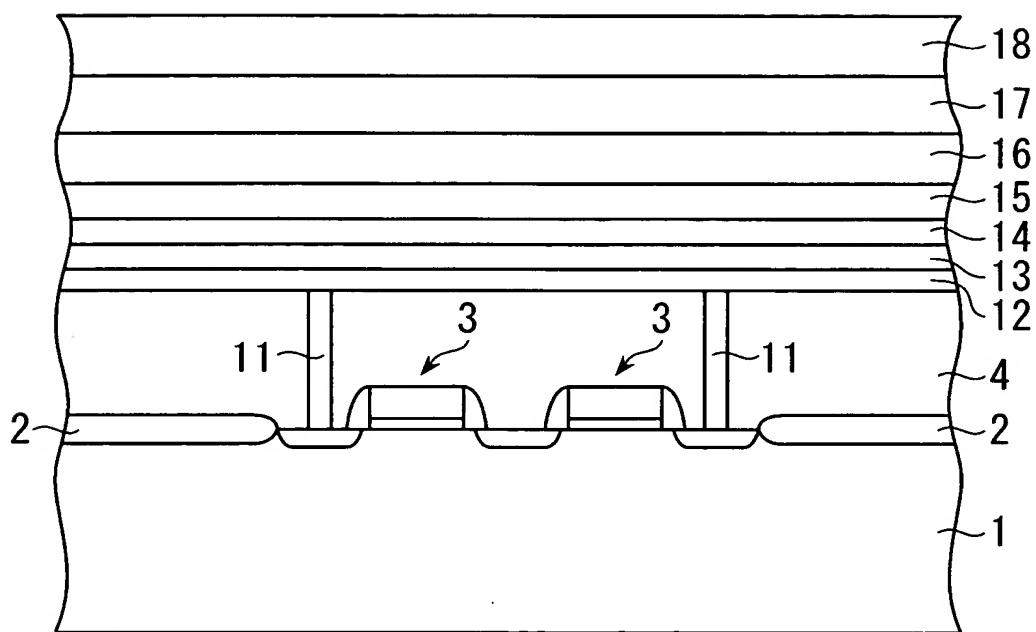
【図11】



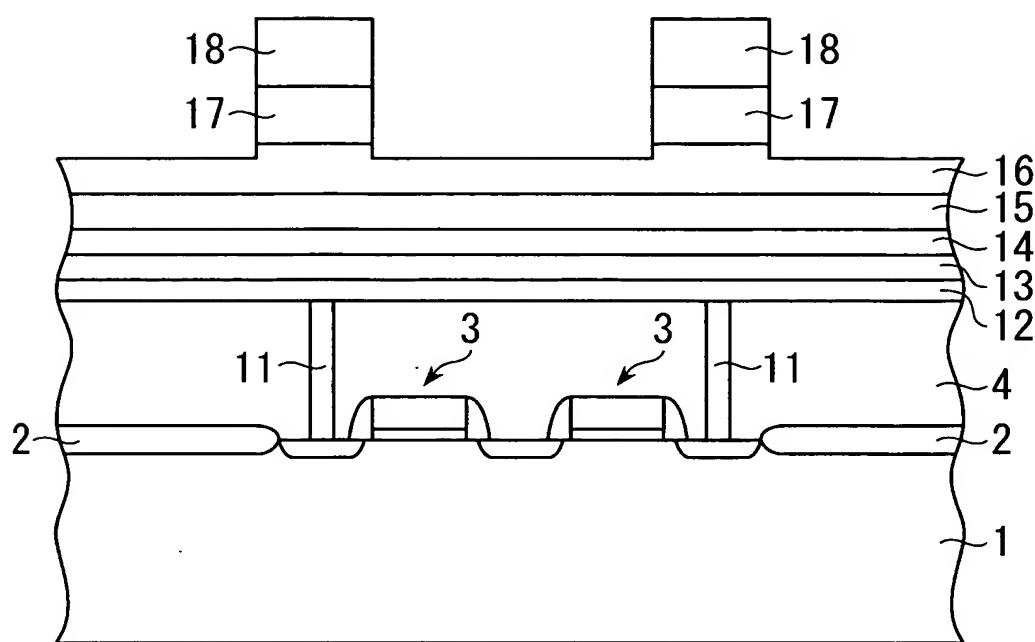
【図12】



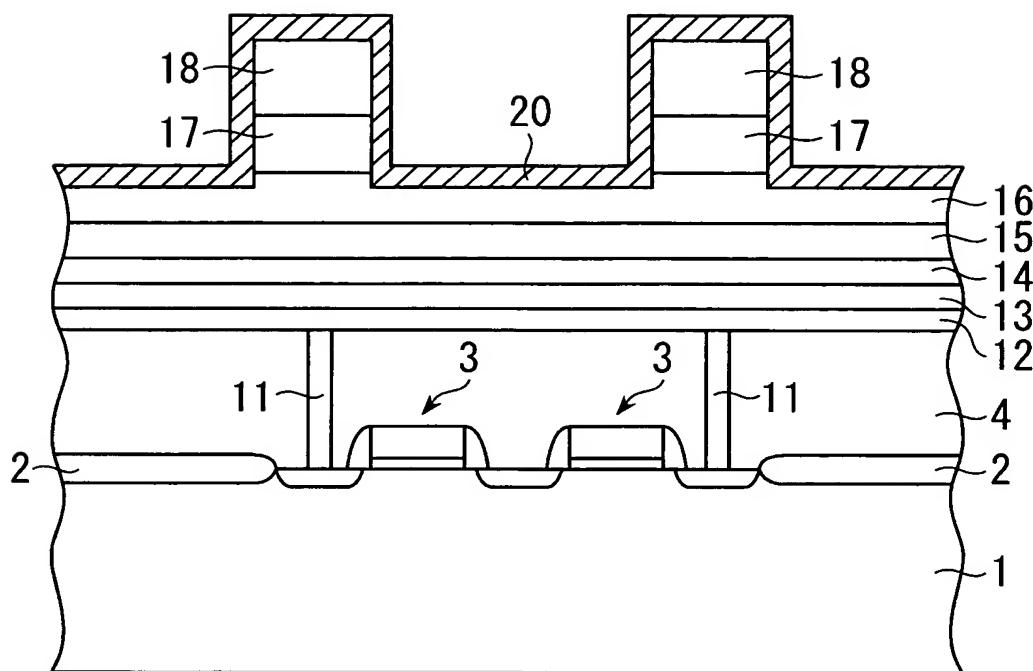
【図13】



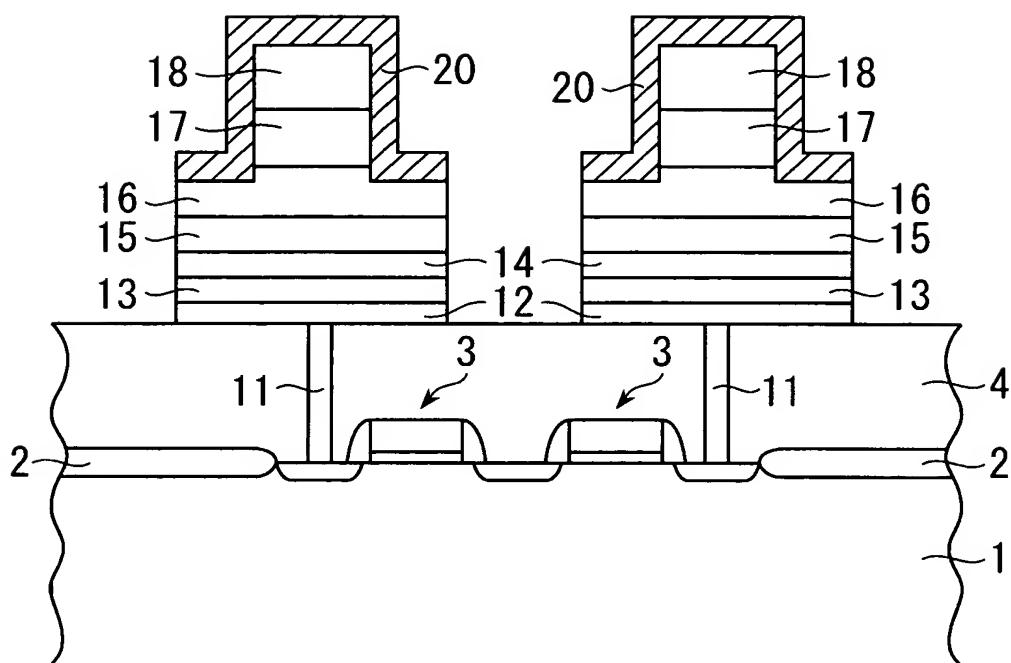
【図14】



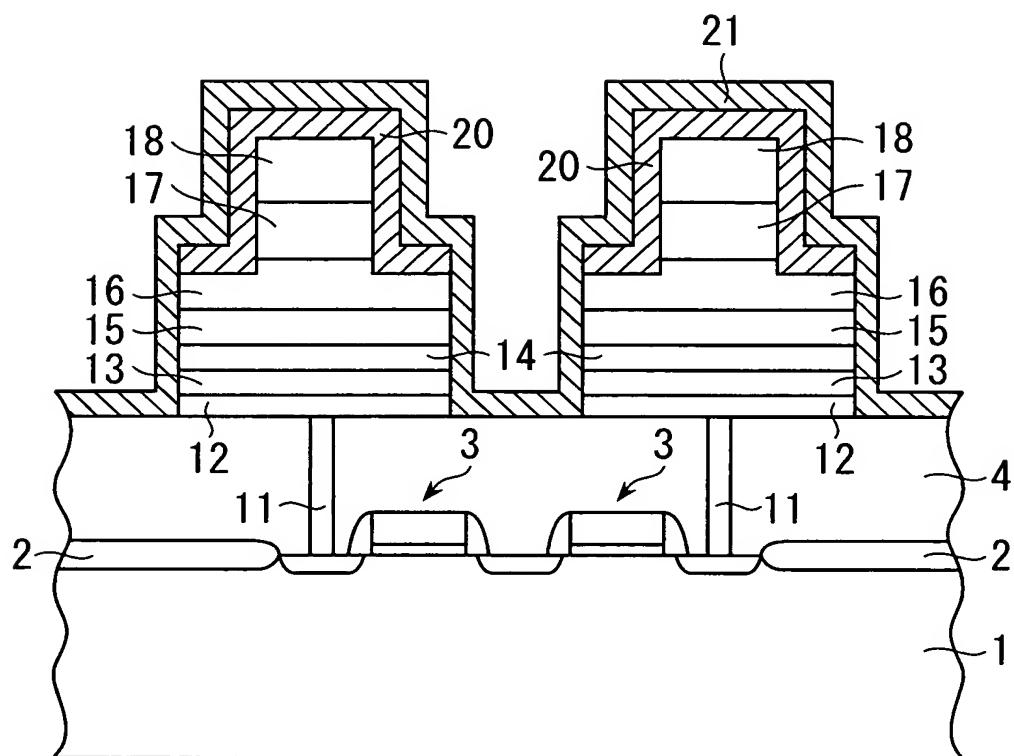
【図15】



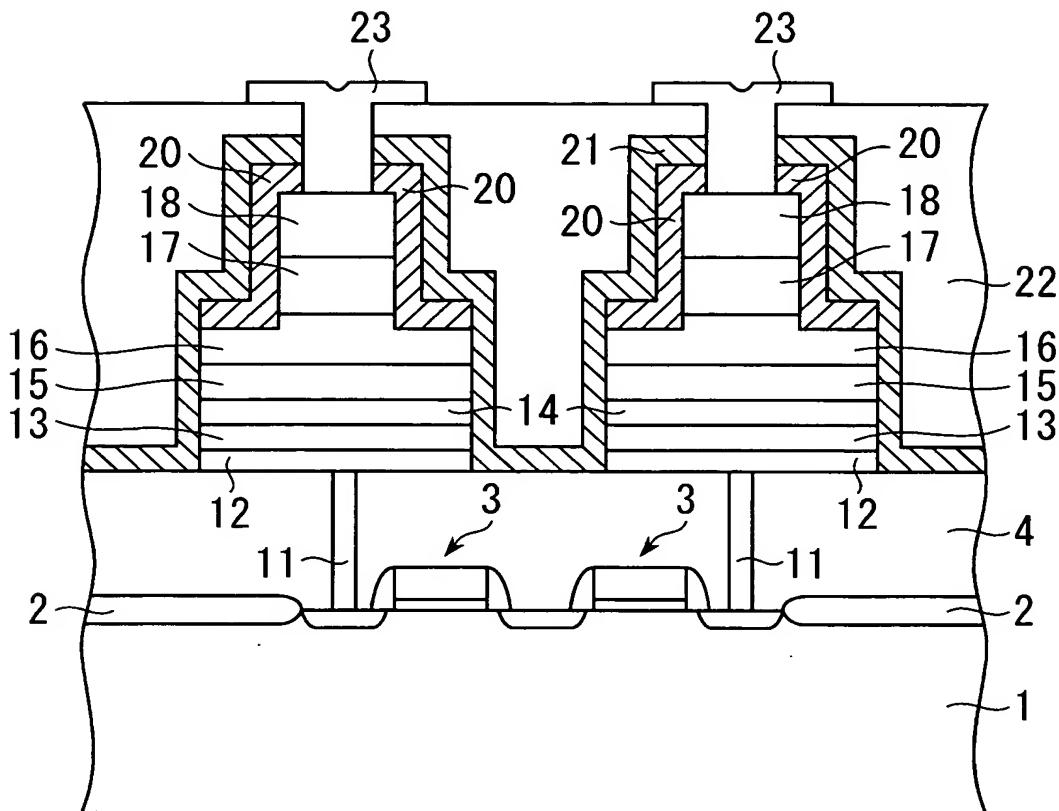
【図16】



【図17】



【図18】



【書類名】 要約書

【要約】

【課題】 強誘電体素子において、強誘電体膜の結晶構造を向上させ、強誘電体素子の特性を向上させることにある。

【解決手段】 絶縁膜4上に接触膜12, 13, 14, 15、下部電極16、強誘電体膜17及び上部電極18を順次形成するステップと、上部電極18及び強誘電体膜17をエッチングするステップと、接触膜12, 13, 14, 15が下部電極16で覆われた状態で、強誘電体膜17の熱処理を行うステップと、を含む強誘電体素子の製造方法。

【選択図】 図2

特願2003-153744

出願人履歴情報

識別番号 [000000295]

1. 変更年月日 1990年 8月22日

[変更理由] 新規登録

住所 東京都港区虎ノ門1丁目7番12号  
氏名 沖電気工業株式会社